

Intégration, validation, et tests des protocoles de communication embarqués FPGA du CubeSat NiceCube

Tous nos stages sont ouverts aux personnes en situation de handicap. Le recrutement est fondé sur les compétences, sans distinction d'origine, d'âge ni de genre.

Type de recrutement : stage de 4 à 6 mois à temps plein

Niveau : Étudiant en Master 1 ou 2, 4^{ème} ou 5^{ème} année d'école d'ingénieur, césure

Gratification : Selon réglementation en vigueur, environ 600€/mois

Localisation du stage : Laboratoire Lagrange, Campus Valrose à la faculté de sciences de l'université de la côte d'Azur, Observatoire de la côte d'Azur
Déplacements occasionnels sur les autres sites du CSU Côte d'Azur (Nice, Sophia-Antipolis, Calern) et exceptionnellement en France métropolitaine.

Contexte et environnement professionnel

L'[Observatoire de la Côte d'Azur](#) (OCA) et l'[Université Côte d'Azur](#) (UniCA) recherchent un(e) étudiant(e) motivé(e) pour travailler sur le sous-système OBC de la mission NiceCube au sein du Centre Spatial Universitaire de l'Université Côte d'Azur (CSU Côte d'Azur). Le/la stagiaire bénéficiera de ce dispositif de formation innovante sur les technologies spatiales soutenu par le projet [labellisé France 2030 COMETES](#).

Le CSU Côte d'Azur offre aux étudiantes et étudiants la possibilité de participer à toutes les étapes d'un projet spatial à travers le développement de nanosatellites CubeSat, dont le projet NiceCube. Issu d'un partenariat entre Université Côte d'Azur, Observatoire de la Côte d'Azur, CNRS, Inria, Mines Paris et IRD, le CSU bénéficie du soutien du CNES et de Thales Alenia Space. Ce projet collaboratif, alliant recherche et formation aux techniques spatiales, réunit cinq laboratoires de Nice et Sophia Antipolis (LEAT, INPHYNI, i3S, Lagrange, Géoazur) en lien avec Polytech Nice Sophia, le CEMEF et le centre Inria.

Le/la stagiaire (e) recruté(e) travaillera au sein du [laboratoire Lagrange](#) à Valrose, en étroite collaboration avec les chercheurs et ingénieurs engagés dans les projets de nanosatellites du CSU Côte d'Azur, et interagira avec les autres CSU du projet COMETES (situés à Bordeaux, Grenoble, Montpellier et Toulouse) ainsi qu'avec les experts du CNES dans le cadre du programme [Nanolab Academy](#).



Le CSU Côte d'Azur développe actuellement le CubeSat NiceCube, un nanosatellite de 3 unités (3U). Le projet NiceCube poursuit un double objectif :

- Scientifique : étudier l'impact des perturbations atmosphériques sur les liaisons optiques sol-satellite ;
- Technologique : démontrer la transmission de données par voie optique entre le satellite et une station sol.

Le principe repose sur un faisceau laser émis depuis le sol et pointé vers le satellite. Il faut assurer le bon flux de communication interne et également le bon contrôle du matériel en temps réel au bord du satellite. C'est dans ce cadre qu'intervient le sous-système Ordinateur de bord (OBC) embarqué à bord du satellite, qui doit permettre un processus fiable de communication et

d'exécution des tâches au bord du satellite.

Mission générale du stage :

Le stagiaire participera à l'implémentation et à la validation de protocoles de communication au sein de la couche logique programmable du SoC FPGA Zynq-7000 (Zybo-Z7-10), notamment l'UART, dans le cadre de la plateforme **Nanolab Academy**. Il validera ensuite la chaîne de communication entre le SCC du FlatSat et une carte Arduino MKR Zero, et testera l'ensemble des périphériques de communication intégrés dans la FPGA.

Il contribuera à la construction de l'architecture FPGA de Nice Cube, à la définition et à l'intégration des IPs de communication, ainsi qu'aux tests embarqués (hardware et bare-metal via Vitis). Le stage inclut également l'analyse des performances des IPs et la rédaction de notes techniques et documents de spécification.

Le travail s'effectue au sein d'une équipe pluridisciplinaire (étudiants, enseignants-chercheurs, ingénieurs, partenaires industriels). Le stagiaire participera aux réunions hebdomadaires, aux sessions d'ingénierie concourante, et pourra présenter ses avancées devant le consortium ou lors d'actions de vulgarisation.

Missions spécifiques :

- Implémenter et intégrer les IPs de communication du CNES Nanolab Academy dans l'architecture FPGA de Nice Cube.
- Collaborer avec les ingénieurs FPGA du CNES pour la mise en œuvre des IPs.
- Valider la communication entre sous-systèmes (dont l'OBC) via la construction de bancs de test.
- Réaliser des tests bare-metal (C/Vitis, Vivado) et vérifier le fonctionnement matériel.
- Analyser les performances, documenter les résultats et formuler des recommandations.
- Participer aux réunions d'ingénierie et interagir avec les pôles système, ADCS, charge utile et station sol.

Compétences techniques recherchées :

- Expérience en développement matériel, langage maîtrisé VHDL, Verilog.
- Connaissance souhaitée de la suite de développement Vivado de Xilinx.
- Expérience en développement embarqué, langage maîtrisé C, C++.
- Connaissance souhaitée des protocoles de communication I2C, UART, SpaceWire, LVDS, SPI, ...
- Connaissance souhaitée en électronique digitale.
- Expérience en outils de débogage électronique (Oscilloscope, LA, Générateur de signaux).

Qualités requises :

- Autonomie, sens de l'initiative et curiosité scientifique.
- Capacité à documenter clairement les travaux effectués.
- Rigueur dans l'analyse et l'interprétation des résultats.
- Goût du travail en équipe.
- Notions de gestion de projet.
- Créativité et goût pour l'innovation technologique.

Modalités de candidature :

Les candidatures (CV, lettre de motivation) sont à envoyer par courriel à Ali Elkarm (Ingénieur en électronique de Nice Cube) aly.elkarm@oca.eu. En moyenne, un délai minimum de deux mois est nécessaire entre la candidature et le début du stage alors n'attendez pas pour postuler !